

 <p>Inventing Companies</p>	<p>CORPORACIÓN BUCARAMANGA EMPRENDEDORA Incubadora de Empresas</p>	
	<p>DISEÑO Y CONSTRUCCIÓN DE UN PROTOTIPO DE CAPNOGRAFO PORTATIL</p>	

DISEÑO Y CONSTRUCCIÓN DE UN PROTOTIPO DE CAPNOGRAFO PORTATIL

P05 DISEÑO Y ELABORACIÓN DE LA CONVERSIÓN ANÁLOGA DIGITAL

Actividades

A05-1 Diseño y estructuración de las etapas que componen la conversión Análoga Digital.

A05-2 Diseño del programa embebido con su respectivo protocolo de comunicación para la conversión Análoga Digital.

A05-3 Montaje y pruebas de la conversión Análoga Digital

	CORPORACIÓN BUCARAMANGA EMPRENDEDORA Incubadora de Empresas	
	DISEÑO Y CONSTRUCCIÓN DE UN PROTOTIPO DE CAPNOGRAFO PORTATIL	

El sistema de adquisición de la señal de CO₂ para su medida y control se identifica con 3 fases o zonas funcionales:

1. Entrada al sistema.
2. Procesamiento de datos de entrada y cálculo de acciones.
3. Salida del sistema.

La entrada tiene un origen físico, presentándose en forma de entrada no eléctrica, y la salida puede ser de diferentes tipos, en este caso es visual, es decir, se muestra la señal en una pantalla de cristal liquido (LCD).

En este sistema se desarrollan tareas que son un poco complejas y requieren considerable número de cálculos para su realización; igualmente en el diseño se consideraron las partes que lo integran y sus tareas respectivas.

Para diseñar este sistema se dividió el proceso en 5 etapas:

- **Definición del problema:** Consiste en describirlo, dar las características del sistema que lo resuelva, establecer condiciones de contorno en que se han de mantener dichas características y justificar la elección del tipo de sistema frente a otras alternativas.
- **Diseño Sistemático:** Se podría definir como una serie de subsistemas interconectados. Para definirlos, subdividimos la función a realizar en otras funciones, cada una de las cuales se subdivide a su vez en otras y así hasta conseguir funciones elementales fáciles de implementar.
- **Realización del Diseño:** Se puede dividir en dos niveles: El nivel Hardware y el nivel Software. En el nivel Hardware se tuvo en cuenta que siempre es preferible el uso de microcontroladores siempre compatibles con los demás circuitos del sistema e intentando que el número de alimentación distintas sea el mínimo (se intento escoger elementos que soporten tensiones iguales para todos ellos) y que la disposición de los elementos tenga en cuenta la compatibilidad electromagnética entre ellos.

En el diseño de software embebido la mayor decisión se centra en el tipo de lenguaje de programación a usar. La programación se desarrollo en MPLAB; es un editor IDE gratuito, destinado a productos de la marca Microchip. Este editor es modular, permite seleccionar los distintos microprocesadores soportados, además de permitir la grabación de estos circuitos integrados directamente al programador. Es un programa que corre bajo Windows y como tal, presenta las clásicas barras de programa, de menú, de herramientas de estado, etc. El ambiente MPLAB® posee editor de texto, compilador y simulación (no en tiempo real).

- **Verificación y Corrección del Diseño:** Para la verificación se analiza la salida del sistema ante unas condiciones predeterminadas. Si no cumple con lo previsto, se retrocede desde donde se detecta el error hasta encontrar la causa. Como este sistema es modular, se comprueban los módulos por separada antes de verificar todo el conjunto.
- **Documentación, Mantenimiento y Actualización:** Muchas veces, tras pasar la etapa de corrección y verificación, el sistema puede precisar de posteriores actualizaciones o cambios. Ello se puede deber a factores como que el entorno de funcionamiento puede ser distinto al entorno en que se verificó, o puede cambiar con el tiempo. También podría ser porque en la verificación no se tuvieron en cuenta entradas que posteriormente sí se dan en el sistema ya implantado o que se desea agregar alguna funcionalidad no prevista inicialmente. Por ello el diseño ha de poder ser actualizable.

	CORPORACIÓN BUCARAMANGA EMPRENDEDORA Incubadora de Empresas	
	DISEÑO Y CONSTRUCCIÓN DE UN PROTOTIPO DE CAPNOGRAFO PORTATIL	

La documentación es una parte muy importante que muchas veces no se tiene en cuenta e incluso no se desarrolla. Gracias a ella, es posible conocer las características del sistema (tanto a nivel de software como de hardware), lo cual ayuda a su comprensión y posible actualización posterior.

CONVERSIÓN ANÁLOGA – DIGITAL

Una parte muy importante para el buen desarrollo del sistema es la conversión análoga – digital, esta etapa determina la precisión que puede tener un sistema:

La misión de un convertor A/D es obtener una representación digital (conjunto de unos y ceros) de una magnitud analógica. Atendiendo al número de canales de entrada, el sistema se puede clasificar en monocanal:

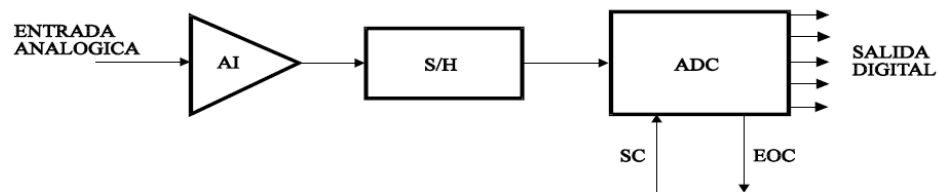
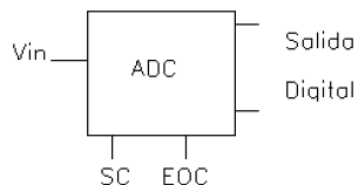


Diagrama de bloques de un sistema monocanal

La señal procedente de la fuente de información (cuya obtención se realizará por medio de sensores apropiados con sus correspondientes acondicionadores de señal) es aplicada a la entrada del circuito amplificador de instrumentación, el cual adaptará el nivel analógico de la entrada al margen dinámico del convertor análogo - digital.

Los convertidores analógico/digital (cuyo acrónimo es CAD, en español, o ADC, en inglés) son dispositivos que nos ofrecen una salida digital ante una entrada analógica, es decir, realizan la “traducción” o “conversión” de una señal continua en el tiempo (analógica) en un conjunto de valores discretos (digital). Los CAD realizan las funciones de cuantización y codificación de la señal analógica. Algunos modelos incluyen un muestreador previo, otros un multiplexor analógico y otros los dos.

El convertidor A/D es el único elemento totalmente indispensable en un sistema de adquisición de datos. Además él por sí sólo puede constituir un Sistema de adquisición de datos. Generalmente suele ser el más caro de todos los elementos que constituyen el Sistema aunque, por supuesto, su precio depende de la calidad de las prestaciones que se le pidan. Estas serán: la exactitud, que depende de los errores que se produzcan y de la resolución (número de bits), y la velocidad. A nivel de elemento de circuito, el A/D se caracteriza por una entrada analógica, una salida digital y varias señales de control y alimentación.



Las señales de control más importantes y características son: SC (Start Conversión) y EOC (End Of Conversión). La primera es una entrada que requiere el circuito para que comience la conversión que durará un tiempo que a veces es conocido de antemano y otras veces no. La señal EOC es la que indica al circuito o microcontrolador donde están entrando las señales digitales, cuándo ha terminado la conversión. Es por tanto una señal de salida. El elemento de salida del A/D es un latch o registro donde se almacena el dato. Este permanecerá almacenado o cambiará controlado por unas entradas de Enable y Chip Select del latch.

	CORPORACIÓN BUCARAMANGA EMPRENDEDORA Incubadora de Empresas	
	DISEÑO Y CONSTRUCCIÓN DE UN PROTOTIPO DE CAPNOGRAFO PORTATIL	

El funcionamiento de un A/D es muy simple: se inicia la conversión cuando la señal SC pasa a 1. El A/D comienza la conversión y avisa cuándo termina mediante una bajada a 0 del EOC.

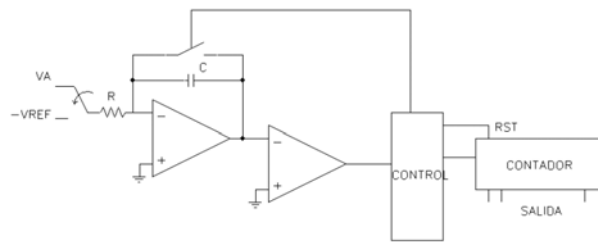
En el mercado se pueden encontrar diversos conversores Análogos – Digitales, que se clasifican básicamente en los siguientes tipos:



Aunque no son los únicos, sí son los más típicos. En nuestro caso se utilizó el conversor del microcontrolador PIC18F4550, que es un conversor Integrador Doble Rampa.

CONVERSOR DOBLE RAMPA

El circuito es el de la siguiente Figura:



El sistema funciona en dos partes en el tiempo proporcionando dos rampas distintas.

1. La entrada es la señal analógica V_A que se desea digitalizar. Dura un tiempo fijo t_F .
2. Tiene como entrada $-V_{REF}$ y el tiempo es variable. Se supone $V_A > 0$.

Durante el primer período de tiempo la salida será: $V_I = -\frac{V_A}{RC}t$

Ya que el condensador está descargado al comenzar la conversión mediante el interruptor que tiene en paralelo. En el segundo tramo, al conmutar la entrada ésta se hace negativa lo que implica una pendiente positiva. Sin considerar las condiciones iniciales la salida sería:

$$V_I = -\frac{(-V_{REF})}{RC}t = \frac{V_{REF}}{RC}t$$

Y teniendo en cuenta las condiciones iniciales:

$$V_I = -\frac{V_A}{RC}t_F - \frac{V_{REF}}{RC}t$$

La condición de final de segunda rampa se tendrá cuando la salida sea nula.

$$0 = -\frac{V_A}{RC}t_F - \frac{V_{REF}}{RC}t \Rightarrow t = \frac{V_A}{V_{REF}}t_F = t_x$$

	CORPORACIÓN BUCARAMANGA EMPRENDEDORA Incubadora de Empresas	
	DISEÑO Y CONSTRUCCIÓN DE UN PROTOTIPO DE CAPNOGRAFO PORTATIL	

Se puede encontrar una expresión de esta ecuación en la que, eliminando el tiempo, se introduzcan los pulsos de reloj. Si f es la frecuencia de reloj, su período será la inversa de la frecuencia y se puede escribir:

Siendo n_x , n_F el número de pulsos en el contador transcurridos en un tiempo t_x , t_F respectivamente. Por tanto, en valores del contador la expresión será:

$$n_x = \frac{V_A}{V_{REF}} n_F$$

n_x depende de V_{REF} externa y de n_F que es el número fijo de pulsos de reloj que se puede fijar sin problema. La única condición a pedir al sistema es que el reloj debe tener una frecuencia constante durante el tiempo de conversión.

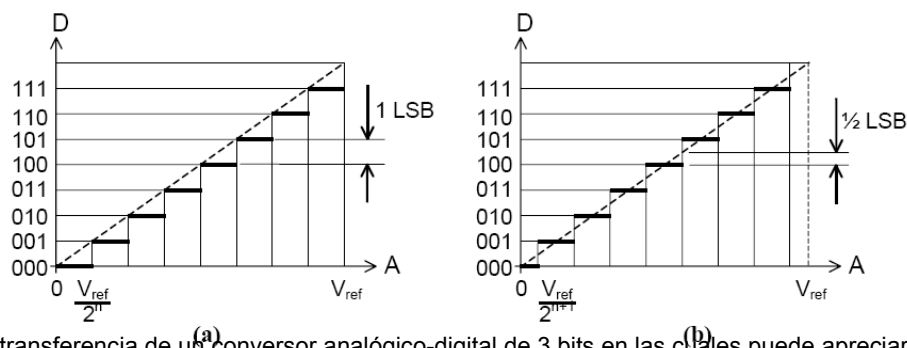
Este convertidor es útil ya que además de tener una dependencia baja de la salida con la entrada, permite conseguir alta resolución (24 bits o algo más).

Otra ventaja de este circuito es el bajo consumo por estar fabricado en tecnología CMOS. Son también bastante inmunes al ruido sobre todo al de alta frecuencia. Si, por ejemplo, se quiere convertir una señal continua, si se observa ésta detenidamente se verá que no tiene un único valor sino que oscila dentro de una banda de valores (tiene ruido).

ESPECIFICACIONES DEL CONVERTOR

En lo que sigue se describirán las especificaciones más importantes:

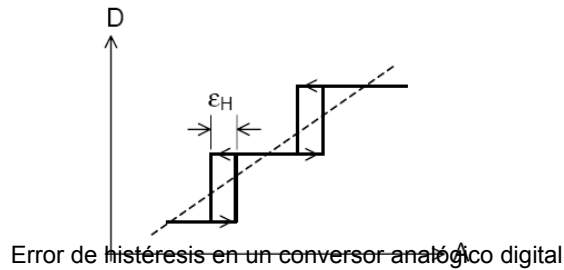
- **Resolución:** Es la cantidad de bits que entrega a su salida luego de completada la conversión. También puede expresarse como el porcentaje o partes por millón (ppm) que representa cada LSB en el rango total de entrada.
- **Error de cuantización:** Es la máxima desviación de un convertidor analógico digital ideal con respecto a una transferencia perfectamente lineal, expresada en LSB. El error puede ser de $\pm 0,5$ LSB ó $+0/-1$ LSB, según cuál sea el punto de conmutación. En algunos casos se procede por truncamiento (Figura a) y en otros por redondeo (Figura b). La desviación máxima se alcanza apenas antes de conmutar al nivel siguiente.



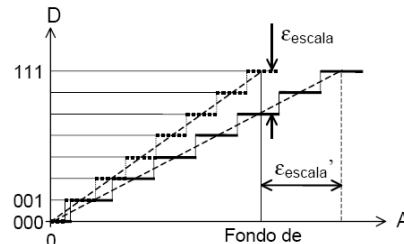
Gráficas de transferencia de un convertidor analógico-digital de 3 bits en las cuales puede apreciarse el error de cuantización. (a) Sin offset, para cuantización por truncamiento. (b) Con offset, para cuantización por redondeo.

- **Error de histéresis:** Es el ancho de la ventana de histéresis que se establece alrededor de cada conmutación, expresado en LSB (Ver Figura siguiente). Se debe en general a la histéresis del o los comparadores, y es razonable esperar que sea $\ll 1$ LSB. No es común encontrar esta especificación. La histéresis se utiliza con ventaja para evitar conmutaciones debidas a pequeños niveles de ruido.

	CORPORACIÓN BUCARAMANGA EMPRENDEDORA Incubadora de Empresas	
	DISEÑO Y CONSTRUCCIÓN DE UN PROTOTIPO DE CAPNOGRAFO PORTATIL	

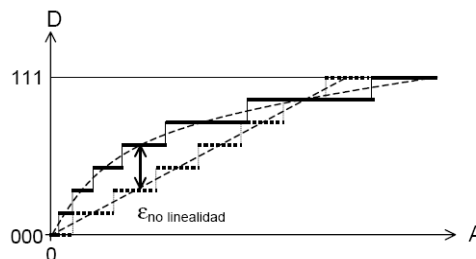


- **Error de offset:** Es el valor de tensión que debe aplicarse a la entrada para tener una salida digital nula. Se debe al offset del comparador y se expresa en mV o en LSB nominales.
- **Error de cero:** Es la diferencia entre el valor obtenido realmente con entrada 0 y el valor ideal (00...0 ó 10...0 en el caso bipolar). Se expresa en LSB. Esta especificación es, en lo esencial, equivalente al error de offset.
- **Error de escala:** Es la diferencia en LSB entre los valores de fondo de escala correspondientes al conversor ideal y la recta que mejor se aproxima al conversor ensayado (Ver Figura siguiente). Otra forma alternativa de definir el error de escala es como la diferencia entre los valores de la entrada analógica requerida para producir la máxima salida digital ($2^n - 1$) en los casos real e ideal, referidos a 1 LSB analógico nominal (ideal).



Dos formas alternativas de medir el error de escala en un conversor analógico digital. En línea de trazos se ha representado la respuesta ideal

- **Error de no linealidad:** Luego de haber eliminado previamente el error de escala, el de offset y el de cuantización, es la máxima diferencia entre los códigos obtenidos realmente, y los correspondientes a la recta que mejor aproxima al conversor ensayado (Ver Figura siguiente). Obsérvese que la mejor aproximación es la que minimiza los errores, no la que coincide con la respuesta ideal. En algunos casos se toma la recta que pasa por el punto medio de los LSB extremos en lugar de la mejor aproximación.



- **Error de no linealidad diferencial:** Es la máxima diferencia entre la amplitud real de los intervalos analógicos con salida digital constante y la ideal (es decir, un LSB analógico, $V_{ref} / 2^n$). Se expresa en LSB.

	CORPORACIÓN BUCARAMANGA EMPRENDEDORA Incubadora de Empresas	
	DISEÑO Y CONSTRUCCIÓN DE UN PROTOTIPO DE CAPNOGRAFO PORTATIL	

- **Códigos faltantes:** Es la existencia de uno o más valores digitales de la salida entre 0 y $2^n - 1$ que no es alcanzado para ningún valor de la entrada analógica. En general se especifica que “no hay códigos faltantes” (no missing codes) o bien se da la resolución en bits para la cual puede garantizarse que no hay códigos faltantes.
- **Tiempo de conversión:** Es el tiempo requerido por un conversor A/D para efectuar una conversión completa.
- **Frecuencia de conversión:** Es la cantidad de conversiones por segundo que es capaz de efectuar un conversor A/D. No necesariamente coincide con el recíproco del tiempo de conversión, ya que podría haber algunas operaciones complementarias, que ocupan tiempo después de terminada la conversión propiamente dicha.
- **Frecuencia de reloj:** Frecuencia del oscilador que envía pulsos para la operación del conversor (por ejemplo, para hacer funcionar el contador o el registro de aproximaciones sucesivas).

MICROCONTROLADOR PIC18F4550

Organización de memoria

El microcontrolador PIC18F4550 dispone de las siguientes memorias:

- Memoria de programa: memoria flash interna de 32.768 bytes
 - Almacena instrucciones y constantes/datos
 - Puede ser escrita/leída mediante un programador externo o durante la ejecución programa mediante unos punteros.
- Memoria RAM de datos: memoria SRAM interna de 2048 bytes en la que están incluidos los registros de función especial.
 - Almacena datos de forma temporal durante la ejecución del programa
 - Puede ser escrita/leída en tiempo de ejecución mediante diversas instrucciones
- Memoria EEPROM de datos: memoria no volátil de 256 bytes.
 - Almacena datos que se deben conservar aun en ausencia de tensión de alimentación
 - Puede ser escrita/leída en tiempo de ejecución a través de registros
- Pila: bloque de 31 palabras de 21 bits
 - Almacena la dirección de la instrucción que debe ser ejecutada después de una interrupción o subrutina
- Memoria de configuración: memoria en la que se incluyen los bits de configuración (12 bytes de memoria flash) y los registros de identificación (2 bytes de memoria de solo lectura).

Memoria de configuración

Se trata de un bloque de memoria situado a partir de la posición 30000H de memoria de programa (más allá de la zona de memoria de programa de usuario).

En esta memoria de configuración se incluyen:

- Bits de configuración: contenidos en 12 bytes de memoria flash permiten la configuración de algunas opciones del uC como:
 - Opciones del oscilador
 - Opciones de reset
 - Opciones del watchdog
 - Opciones de la circuiteria de depuración y programación
 - Opciones de protección contra escritura de memoria de programa y memoria EEPROM de datos.

Estos bits se configuran generalmente durante la programación del microcontrolador, aunque también pueden ser leídos y modificados durante la ejecución del programa.

- Registros de identificación: se trata de dos registros situados en las direcciones 3FFFFEH y 3FFFFFH que contienen información del modelo y revisión del dispositivo. Son registros de solo lectura y no pueden ser modificados por el usuario.

	CORPORACIÓN BUCARAMANGA EMPRENDEDORA Incubadora de Empresas	
	DISEÑO Y CONSTRUCCIÓN DE UN PROTOTIPO DE CAPNOGRAFO PORTATIL	

Convertidor analógico-digital

Características fundamentales:

- 10 bits de resolución
- 13 canales multiplexados
- Señal de reloj de conversión configurable
- Tiempo de adquisición programable (0 a 20TAD)
- Posibilidad de establecer el rango de tensiones de conversión mediante tensiones de referencia externas

Selección del canal de conversión:

Para que uno de los 13 canales pueda ser seleccionado, previamente debe haber sido configurado como entrada analógica mediante los bits PCFG3..PCFG0 del registro ADCON1 (A: analógico / D: digital).

PCFG3..PCFG0	AN12	AN11	AN10	AN9	AN8	AN7	AN6	AN5	AN4	AN3	AN2	AN1	AN0
0000	A	A	A	A	A	A	A	A	A	A	A	A	A
0001	A	A	A	A	A	A	A	A	A	A	A	A	A
0010	A	A	A	A	A	A	A	A	A	A	A	A	A
0011	D	A	A	A	A	A	A	A	A	A	A	A	A
0100	D	D	A	A	A	A	A	A	A	A	A	A	A
0101	D	D	D	A	A	A	A	A	A	A	A	A	A
0110	D	D	D	D	A	A	A	A	A	A	A	A	A
0111	D	D	D	D	D	A	A	A	A	A	A	A	A
1000	D	D	D	D	D	D	A	A	A	A	A	A	A
1001	D	D	D	D	D	D	D	A	A	A	A	A	A
1010	D	D	D	D	D	D	D	D	A	A	A	A	A
1011	D	D	D	D	D	D	D	D	D	A	A	A	A
1100	D	D	D	D	D	D	D	D	D	D	A	A	A
1101	D	D	D	D	D	D	D	D	D	D	D	A	A
1110	D	D	D	D	D	D	D	D	D	D	D	D	A
1111	D	D	D	D	D	D	D	D	D	D	D	D	D

Selección del canal de conversión (cont.):

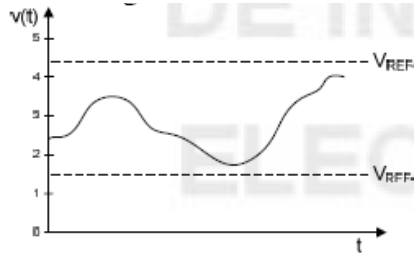
Una vez configurado como línea de entrada analógica, un canal puede ser seleccionado mediante los bits CHS3..CHS0 del registro ADCON0.

CHS3	CHS2	CHS1	CHS0	CANAL SELECCIONADO
0	0	0	0	CANAL AN0 (RA0)
0	0	0	1	CANAL AN1 (RA1)
0	0	1	0	CANAL AN2 (RA2)
0	0	1	1	CANAL AN3 (RA3)
0	1	0	0	CANAL AN4 (RA5)
0	1	0	1	CANAL AN5 (RE0)
0	1	1	0	CANAL AN6 (RE1)
0	1	1	1	CANAL AN7 (RE2)
1	0	0	0	CANAL AN8 (RB2)
1	0	0	1	CANAL AN9 (RB3)
1	0	1	0	CANAL AN10 (RB1)
1	0	1	1	CANAL AN11 (RB4)
1	1	0	0	CANAL AN12 (RB0)
1	1	0	1	No implementado
1	1	1	0	No implementado
1	1	1	1	No implementado

Rango tensiones de conversión:

Por defecto el rango de tensiones de conversión del convertidor A/D del PIC18F4550 es de 0V a 5V. Sin embargo, en ocasiones puede resultar interesante modificar este rango para aumentar la resolución de la conversión acercando las tensiones de referencia máxima y mínima V_{REF+} y V_{REF-} a los límites de variación de la señal que se desea digitalizar.

	CORPORACIÓN BUCARAMANGA EMPRENDEDORA Incubadora de Empresas	
	DISEÑO Y CONSTRUCCIÓN DE UN PROTOTIPO DE CAPNOGRAFO PORTATIL	



Señal de reloj de conversión:

Se define TAD como el tiempo de conversión de 1 bit. Una operación completa de conversión requiere un total de 11 TAD para 10 bits. La señal de reloj que genera las temporizaciones TAD puede ser establecida mediante los bits ADCS2..ADCS0 del registro ADCON2. Existen dos fuentes para dicha señal de reloj:

- El oscilador principal
- Una red RC interna que incorpora el propio convertidor A/D. Esta red puede utilizarse cuando se deseen realizar conversiones en modos de bajo consumo. Esta red RC permite que se puedan llevar a cabo conversiones con el oscilador principal desactivado.

ADCS2	ADCS1	ADCS0	SEÑAL DE RELOJ DE CONVERSION
0	0	0	$F_{osc}/2$
0	0	1	$F_{osc}/8$
0	1	0	$F_{osc}/32$
0	1	1	F_{RC} (oscilador RC interno)
1	0	0	$F_{osc}/4$
1	0	1	$F_{osc}/16$
1	1	0	$F_{osc}/64$
1	1	1	F_{RC} (oscilador RC interno)

El valor de T_{AD} debe ser lo menor posible pero siempre superior al TAD mínimo indicado en las hojas de datos de PIC18F4550: 0,7us.

Establecimiento del tiempo de adquisición (S&H):

La circuitería interna del convertidor A/D incorpora un condensador de muestreo. Antes de realizar una conversión se asegura de que dicho condensador ha sido totalmente cargado a la tensión del canal seleccionado. Cuando se realiza un cambio en la selección de canal debemos esperar un tiempo que dependerá de la impedancia de entrada del convertidor A/D y de la impedancia de salida del circuito sobre el que se está haciendo la conversión.

Existen dos opciones para generar este retardo antes de comenzar la conversión:

- Por programa: se implementa un retardo software entre la selección del nuevo canal y el inicio de la conversión.
- Estableciendo un tiempo de adquisición automático: se programa un tiempo de adquisición que se establecerá de forma automática entre la orden de inicio de conversión y el muestreo de la señal para iniciar la conversión. Dicho tiempo puede ser programado mediante los bits ACQT2..ACQT0 del registro ADCON2. Este tiempo puede tener unos valores que oscilan entre $2 \cdot T_{AD}$ y $20 \cdot T_{AD}$.

Almacenamiento del resultado de la conversión A/D:

Una vez acabada la conversión A/D el resultado de la misma (un valor de 10 bits) queda almacenado en los registros ADRESH y ADRESL. Existen dos posibles formas de almacenar el resultado en estos registros dependiendo del valor del bit ADFM del registro ADCON2.

	CORPORACIÓN BUCARAMANGA EMPRENDEDORA Incubadora de Empresas	
	DISEÑO Y CONSTRUCCIÓN DE UN PROTOTIPO DE CAPNOGRAFO PORTATIL	

ADFM='0' RESULTADO JUSTIFICADO A IZQUIERDAS	ADFM='1' RESULTADO JUSTIFICADO A DERECHAS											
ADRESH <table border="1" style="width: 100%; text-align: center;"> <tr> <td>b9</td><td>b8</td><td>b7</td><td>b6</td><td>b5</td><td>b4</td><td>b3</td><td>b2</td> </tr> </table> MSB LSB	b9	b8	b7	b6	b5	b4	b3	b2	ADRESH <table border="1" style="width: 100%; text-align: center;"> <tr> <td style="width: 80%;"></td><td>b9</td><td>b8</td> </tr> </table> MSB LSB		b9	b8
b9	b8	b7	b6	b5	b4	b3	b2					
	b9	b8										
ADRESL <table border="1" style="width: 100%; text-align: center;"> <tr> <td>b1</td><td>b0</td><td style="width: 60%;"></td> </tr> </table> MSB LSB	b1	b0		ADRESL <table border="1" style="width: 100%; text-align: center;"> <tr> <td>b7</td><td>b6</td><td>b5</td><td>b4</td><td>b3</td><td>b2</td><td>b1</td><td>b0</td> </tr> </table> MSB LSB	b7	b6	b5	b4	b3	b2	b1	b0
b1	b0											
b7	b6	b5	b4	b3	b2	b1	b0					

Las operaciones necesarias para convertir una señal analógica en un conjunto de códigos digitales, son las siguientes:

Muestreo

Mediante esta operación se obtienen los valores instantáneos de la señal analógica. La frecuencia de muestreo debe ser de un valor tal, que en el proceso inverso, se asegure la completa reconstrucción de la señal original. Esta frecuencia de muestreo (f_m) viene impuesta por el Teorema de Nyquist, que obliga a que sea, por lo menos, el doble de la máxima frecuencia (f_{max}) presente en la señal que va a ser digitalizada.

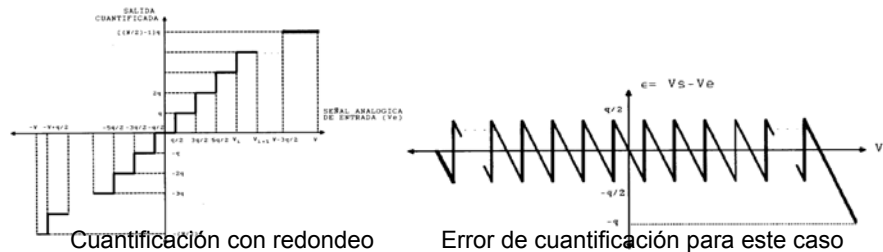
$$f_m \geq 2 f_{max}$$

Retención

Esta operación es necesaria para que el valor instantáneo de la muestra se mantenga durante el tiempo empleado por el ADC para la conversión. Una gran mayoría de los chips ADC utilizados hoy en día traen incluida la circuitería necesaria para llevar a cabo los dos pasos descritos; sin embargo, en otros casos, habría que añadir externamente dicha circuitería.

Cuantificación

Como los valores de las muestras obtenidas mediante el muestreo de la señal analógica pueden ser infinitos, y el número de bits (n) de salida del ADC es finito, es necesario realizar una correspondencia entre tramos de valores de la señal analógica y estados digitales posibles con "n" bits. A esta correspondencia se le conoce con el nombre de cuantificación.



Codificación

Es el proceso en el cual se asigna un conjunto de bits (código digital) a cada uno de los N niveles de cuantificación. Si a la entrada del ADC aparecen valores sólo positivos o sólo negativos, se utilizarán para la salida digital los códigos unipolares (binario natural y BCD); si la entrada al ADC es una señal analógica con valores positivos y negativos se utilizarán los códigos bipolares (SVA, C2, etc.). En un ADC, el valor analógico equivalente al bit de menor peso (LSB) será:

$$1LSB = q = \frac{FS}{N}$$

Siendo N el número de combinaciones posibles del código digital de salida.

	CORPORACIÓN BUCARAMANGA EMPRENDEDORA Incubadora de Empresas	
	DISEÑO Y CONSTRUCCIÓN DE UN PROTOTIPO DE CAPNOGRAFO PORTATIL	

PROCESO COMPLETO DE CONVERSIÓN A/D

A continuación se muestra el proceso de completo de la conversión Análoga – Digital sin utilizar la interrupción:

1° PASO: Configuración del convertidor A/D:

- Configuración como canales A/D de las líneas que vayan a ser utilizadas (bits PCFG3..PCFG0 del registro ADCON1)
- Configuración de las tensiones de referencia V_{REF+} y V_{REF-} (bits VCFG0 y VCFG1 del registro ADCON1)
- Configuración del reloj de conversión TAD (bits ADCS2..ADCS0 del registro ADCON2)
- Configuración del tiempo de adquisición (bits ACQT2..ACQT0 del registro ADCON2)
- Configuración del modo de almacenamiento de la conversión (bit ADFM del registro ADCON2)
- Activación del conversor (bit ADON del registro ADCON0)

2° PASO: Selección del canal (bits CHS3..CHS0 del registro ADCON0)

3° PASO: Retardo de espera del tiempo de adquisición (solo en caso de no hacer uso del tiempo de adquisición automático).

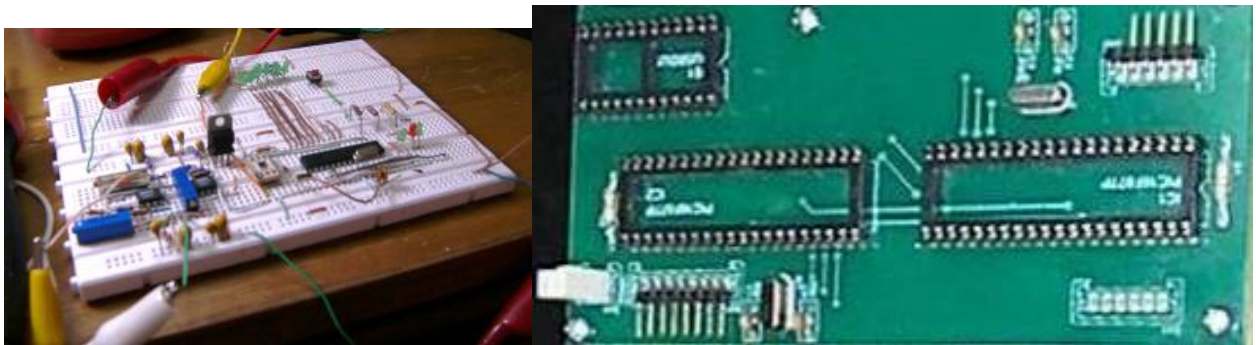
4° PASO: Inicio de la conversión poniendo a '1' el bit GO/DONE del registro ADCON0.

5° PASO: Bucle de espera del final de conversión (comprobación del bit GO/DONE hasta que se ponga a '0').

6° PASO: Lectura del resultado de la conversión de los registros ADRESH y ADRESL

7° PASO: Procesamiento matemático del valor obtenido de la conversión análoga – Digital.

A continuación se muestran las fotos correspondientes al módulo de conversión Análoga – Digital:



Atentamente,

Jaime Andrés Rincón
JAIME ANDRÉS RINCÓN ARANGO
 Emprendedor